

DERWENT-ACC-NO: 1995-071916

DERWENT-WEEK: 199510

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Flip chip connection of semiconductor package
- involves forming solder bump for mother-board connection
to under surface of PCB which equips IC chip connected
to upper side by flip chip

PATENT-ASSIGNEE: CITIZEN WATCH CO LTD[CITL]

PRIORITY-DATA: 1993JP-0154601 (June 2, 1993)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES MAIN-IPC		
JP 06349893 A	December 22, 1994	N/A
005 H01L 021/60		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP/06349893A	N/A	1993JP-0154601
June 2, 1993		

INT-CL (IPC): H01L021/321, H01L021/52, H01L021/56, H01L021/60, H01L023/28, H01L023/29, H01L023/31

ABSTRACTED-PUB-NO: JP 06349893A

BASIC-ABSTRACT:

The semiconductor package consists of IC chip (3) bonded to the upper side of PCB (1) by means of flip chip (4). Resin sealing of the IC ship is carried out by sealing resin (5) to the sides of chip.

Solder balls (6) of a fusing point lower than the flip chip are arranged to the under surface of melt the flip chip. Solder bump (7) is thus formed for a motherboard connection.

ADVANTAGE - Avoids wire bonding and reduces package size. Improves heat dissipation efficiency and electrical property. Reduces cost of production.

CHOSEN-DRAWING: Dwg.1/4

TITLE-TERMS: FLIP CHIP CONNECT SEMICONDUCTOR PACKAGE FORMING SOLDER
BUMP MOTHER
BOARD CONNECT SURFACE PCB IC CHIP CONNECT UPPER SIDE FLIP
CHIP

DERWENT-CLASS: A85 L03 U11

CPI-CODES: A11-C01; A12-E07C; L04-C17A; L04-F02;

EPI-CODES: U11-E01C;

ENHANCED-POLYMER-INDEXING:

Polymer Index [1.1]

017 ; P0000

Polymer Index [1.2]

017 ; ND01 ; Q9999 Q7476 Q7330 ; Q9999 Q7454 Q7330 ; N9999
N5721*R
; N9999 N6246

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C1995-032517

Non-CPI Secondary Accession Numbers: N1995-056713

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-349893

(43)公開日 平成6年(1994)12月22日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1 S	6918-4M		
21/52	A	7376-4M		
21/56	E	8617-4M		
		9168-4M	H 0 1 L 21/ 92	F
		8617-4M	23/ 30	B
審査請求 未請求 請求項の数2 F D (全 5 頁) 最終頁に続く				

(21)出願番号 特願平5-154601

(22)出願日 平成5年(1993)6月2日

(71)出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72)発明者 滑川 正敏

東京都田無市本町6丁目1番12号 シチズン時計株式会社田無製造所内

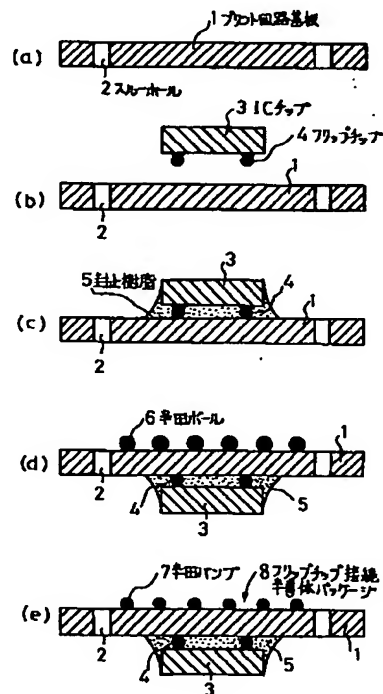
(54)【発明の名称】 フリップチップ接続半導体パッケージ

(57)【要約】

【目的】 フリップチップ接続半導体パッケージのパッケージサイズの小型化、放熱効率及び電気特性の向上、コスト低減。

【構成】 プリント回路基板1の上面側にICチップ3をフリップチップ4でボンディングし、更に封止樹脂5でサイドボッティングにより樹脂封止し、プリント回路基板1の下面側に、前記フリップチップ4の融点より低い融点の半田ボール6を配置して加熱することにより、フリップチップ4が溶けることなく、マザーボード接続用の半田バンプ7を形成する。

【効果】 電氣的接続の信頼性及び熱の発散効率向上、小型の半導体パッケージを安価にすることが可能となる。



【特許請求の範囲】

【請求項1】 プリント回路基板の上面側にICチップをフリップチップでボンディングし、該ICチップの上面側を露出した状態で、前記ボンディングされたICチップとプリント回路基板との間隙をサイドボッティングにより一体的に樹脂封止し、前記プリント回路基板の下面側の所定位置に、前記フリップチップの融点より低い融点よりなる半田ボールを配置して加熱することにより、マザーボード接続用の半田バンプを形成することを特徴とするフリップチップ接続半導体パッケージ。

【請求項2】 樹脂領域が前記サイドボッティングにより一体的に樹脂封止されたICチップの上面側の周辺部から、前記プリント回路基板の側面を覆う如くトランスファーモールドすることにより、前記ICチップの上面側に開口部を設けることを特徴とする請求項1記載のフリップチップ接続半導体パッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置のパッケージに関するもので、更に詳しくはワイヤボンドのないフリップチップ接続半導体パッケージに関するものである。

【0002】

【従来の技術】近年、集積回路の発展はめざましく、生産量の増加、価格の低下により使用される分野は、非常に高い信頼度が要求される宇宙通信、超大型コンピュータはもとより、家庭電化製品に至るまで広がっている。

【0003】そこで、従来より集積回路を収容するパッケージが備えるべき基本的条件として、内部素子をいろいろな外部条件から保護できること、内部で発生する熱を効率よく発散させること、取扱が容易であること及びパッケージそのものが安価であること、などである。

【0004】これらの条件を満足するように製造されたパッケージとして、従来からリード線を外部に引き出すものとして、いくつかのタイプがあるが、トランジスタ・タイプ・パッケージはリード線の本数が3〜12本の回路に限られ、リード線の配列が円形なのでプリント板の配線の効率が悪い。また、フラット・タイプ・パッケージはリード線の本数は最高14本で装置は小型化できるが、熱放散が悪く、取扱いに少々難点がある。更に、インライン・タイプ・パッケージはリード線は14本程度であり、リードの強さもあるので自動挿入も可能であるが、前記他のパッケージより高価であった。

【0005】従って、リード線を外部に引き出す上記タイプのパッケージでは、パッケージの実装面積を大きくしない限り、リード線の本数を多くするのに限度があった。そこで、端子数を増加させて、したも小型に実装するパッケージとして、一般に、パット・アレイ・キャリア(PAC)または、ボール・グリッド・アレイ(BGA)と称する半導体パッケージが開発された。

【0006】先ず、上記パット・アレイ・キャリア(P

AC)の半導体パッケージとして、米国特許第5,153,385号に、トランスファーモールドされるリード線のない半導体パッケージに関する技術が開示されている。

【0007】そこで、図3を用いて、上記米国特許第5,153,385号に記載されているトランスファーモールド半導体パッケージについてその概要を説明する。図3において、プリント回路基板30に、ランナー及びワイヤ・ボンド・パッドからなる金属パターン31が形成されている。一般に銀を充填したエポキシ樹脂によって、半導体装置32を前記プリント回路基板30に取り付ける。前記半導体装置32の個々の回路の電氣的相互接続は、ワイヤボンド33によってプリント回路基板30に行く。次に前記プリント回路基板30、半導体装置32及びワイヤボンド33の全露出面をポリイミド樹脂などのポリマー樹脂34でコーティングを施して硬化させた後、このアセンブリをトランスファー成形機に入れて、封止樹脂35で前記半導体装置32、ワイヤボンド33及びプリント回路基板30の上面側をモールドすることにより、半導体装置32の遮光及び保護を行うものである。更に前記プリント回路基板30の上面側及び下面側に形成されているパターンはスルーホール36を介して導通されている。また、前記プリント回路基板30の下面側には、複数の半田付け可能な表面37が形成され、この半田付け可能な表面37は一般にプリント回路基板30の下面側に描かれたパッドであり、半田付け可能な表面37には半田パッド38が形成される。この半田パッド38は図示されていないマザーボードのパターンと導通される。以上によりトランスファー成形パッド・アレイ・キャリア(PAC)39が完成される。

【0008】上記したトランスファー成形PAC39は、前記プリント回路基板30の下面側にマトリックス状に多数の端子が小面積の中に配列され、コンピュータのマイコンとかメモリーの実装に好適であり、リードフレームが不要のためコストが安いなどのメリットはあるが、前記した如く、熱硬化樹脂によりトランスファーモールドで半導体装置32の全面を覆っているため、半導体装置32そのものの発熱に対して、半導体装置32が直接空気に触れていないので、樹脂を伝わるか、前記プリント回路基板のパターンを伝わって間接的に放熱するのみで、半導体装置32が発生する熱を効率よく発散させることができない。

【0009】そこで、上記問題を改良する従来技術として、特開平1-244652号公報に、樹脂封止型ピングリッドアレイ(PGA)の放熱構造に関する技術が開示されている。その概要を説明する。

【0010】図4は、特開平1-244652号公報に開示されている樹脂封止型PGAの断面図で、プリント回路基板40は、下面側に複数のコンタクトピン41を有し、上面側にICチップ42をワイヤボンド43でボ

ンデングし、前記ICチップ42の位置に対応して、下面凸形状を有する熱伝導性のよい金属製（例えば、アルミ板）の放熱板44を、前記ICチップ42に接近させて射出成形により一体的に封止樹脂45によりモールドして、樹脂封止型PGA46を完成させる技術が開示されている。

【0011】

【発明が解決しようとする課題】しかしながら、前述したトランスファー成形PAC及び樹脂封止型PGAの半導体パッケージには、それぞれ次のような問題点がある。即ち、トランスファーモールドによりワイヤボンドの高さに相応してパッケージの厚みが厚くなり、放熱効率が悪いこと。更に放熱板を一体成形することにより厚みが増してパッケージサイズが大きくなると同時に、またアルミ板等の放熱板を使用するためコストアップになること。また、ICチップとプリント回路基板のパターンをワイヤボンドすることは一般的であるが、前記ICチップとパターンとの距離をワイヤで接続することにより、電気特性を悪くする等の多くの問題があった。

【0012】本発明は上記従来の課題に鑑みなされたものであり、その目的は、更にICチップのハイスピード化に対応して、パッケージサイズが小さくて、放熱効率が良く、電気特性が優れて、更に安価な半導体パッケージを提供するものである。

【0013】

【課題を解決するための手段】上記目的を達成するために、本発明におけるフリップチップ接続半導体パッケージの構成は、プリント回路基板の上面側にICチップをフリップチップでボンデングし、該ICチップの上面側を露出した状態で、前記ボンデングされたICチップとプリント回路基板との間隙をサイドボッティングにより一体的に樹脂封止し、前記プリント回路基板の下面側の所定位置に、前記フリップチップの融点より低い融点よりなる半田ボールを配置して加熱することにより、マザーボード接続用の半田バンパを形成することを特徴とするものである。

【0014】更に、樹脂領域が前記サイドボッティングにより一体的に樹脂封止されたICチップの上面側の周辺部から、前記プリント回路基板の側面を覆う如くトランスファーモールドすることにより、前記ICチップの上面側に開口部を設けることを特徴とするものである。

【0015】

【作用】従って、本発明により得られるフリップチップ接続半導体パッケージにおいて、プリント回路基板の上面側にICチップをフリップチップでボンデングし、ICチップの上面側を露出した状態で、ICチップとプリント回路基板とをサイドボッティングにより一体的に樹脂封止し、プリント回路基板の下面側に、前記フリップチップの融点より低い融点よりなる半田ボールを配置して加熱することにより、ICチップ用のフリップチップ

が溶けることなく、マザーボード接続用の半田バンパを形成することができる。また、樹脂領域がサイドボッティングにより一体的に樹脂封止されたICチップの上面側の周辺部から、プリント回路基板の側面を覆う如くトランスファーモールドすることにより、ICチップの上面側に開口部が形成され、ICチップが直接空気に触れることができ、更に、サイドボッティングとトランスファーモールドの2体成形構造になるので、固定力及び接続の信頼性を高めることが可能である。従って、電気特性、信頼性及び熱放散性の良い構造の半導体パッケージが得られる。

【0016】

【実施例】以下図面に基づいて好適な実施例を説明する。図1は本発明の一実施例で、フリップチップ接続半導体パッケージの製造工程を示す断面図である。図1(a)は所定のスルーホール2及び図示しないパターンニングが施されたプリント回路基板1である。図1(b)で、前記プリント回路基板1の上面側にICチップ3をフリップチップ4でボンデングする。図1(c)で、ICチップ3の上面側を露出した状態で、前記ICチップ3と前記プリント回路基板1との間隙を封止樹脂5でサイドボッティングにより一体的に樹脂封止することにより、前記ICチップ3は前記プリント回路基板1に固定される。

【0017】次に、図1(d)は、前記プリント回路基板1の下面側に形成されたパッド位置に、前記フリップチップ4の融点より低い融点よりなる半田ボール6を図示しないマスク部材を用いて配置する。本実施例における半田組成は、例えば、フリップチップ4はPb:90%、Sn:10%、融点250°Cで、半田ボール6はPb:40%、Sn:60%、融点180°Cで、それぞれ融点の異なる半田が使用されている。

【0018】更に、図1(e)では、前記図1(d)で得られたアセンブリを180°C以上、200°C以下の温度で、加熱炉中で加熱することにより、前記フリップチップ4の融点が半田ボール6の融点より高いため、ICチップ用のフリップチップ4は溶けることなく、マザーボード接続用の半田バンパ7を形成することが可能である。以上により、フリップチップ接続半導体パッケージ8が完成される。

【0019】従って、プリント回路基板1の下面側には多数の半田バンパ7がマトリックス状に配列され、ワイヤボンドが不要でフリップチップボンデングのため電気特性が向上すると同時に、サイドボッティングにより実装高さが低くなり、前記ICチップ3の遮光が不要でICチップ3の露出面が直接空気に触れているので、ICチップ3が発生する熱を効率良く発散させることが可能である。

【0020】次に、図2は本発明の他の実施例で、フリップチップ接続半導体パッケージの断面図である。図2

5

は、図1で得られたフリップチップ接続半導体パッケージ8において、更に樹脂領域がサイドボッティングにより一体的に樹脂封止されたICチップ3の上面側の周辺部から、プリント回路基板1の側面を覆う如く封止樹脂20でトランスファーモールドすることにより、ICチップ3の上面側に開口部21が形成されて、フリップチップ接続半導体パッケージ22が完成される。

【0021】従って、ICチップ3の上面が開口部21を介して直接空気に触れることができ、熱の放散性がよく、更にサイドボッティングとトランスファーモールドの2体成形構造になるので、固定力及び接続の信頼性を高めることが可能である。

【0022】上述の如く、本実施例の特徴とするところは、フリップチップ接続半導体パッケージの構成は、プリント回路基板の上面側にICチップをフリップチップでボンディングし、ICチップの上面側を露出した状態で、ICチップとプリント回路基板とをサイドボッティングにより一体的に樹脂封止し、前記プリント回路基板の下面側の所定位置に、前記フリップチップの融点より低い融点よりなる半田ボールを配置して加熱することにより、フリップチップが溶けることなく、マザーボード接続用の半田バンパを形成することを特徴とするものである。更に、樹脂領域が前記サイドボッティングにより一体的に樹脂封止されたICチップの上面側の周辺部から、前記プリント回路基板の側面を覆う如くトランスファーモールドすることにより2体成形構造になり、前記ICチップの上面側に開口部を設けることを特徴とするものである。

【0023】

【発明の効果】以上説明したように、本発明によれば、

6

プリント回路基板上面側にICチップをフリップチップ接続し、下面側にマザーボード接続用の半田バンパを形成すること、更に、ICチップの上面に開口部を残しトランスファーモールドによる2体成形構造にすることにより、ワイヤボンダが不要でパッケージサイズが小さく、電気特性が良く、特に熱放散性の優れた、安価なバット・アレイ・キャリア(PAC)または、ボール・グリッド・アレイ(BGA)の半導体パッケージを提供することができる。

10 【図面の簡単な説明】

【図1】本発明の一実施例に係わるフリップチップ接続半導体パッケージの製造工程を示す断面図。

【図2】本発明の他の実施例に係わるフリップチップ接続半導体パッケージの断面図。

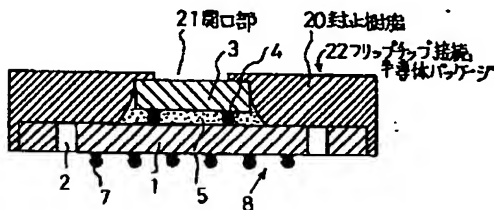
【図3】従来のトランスファー成形半導体装置の断面図。

【図4】従来の樹脂封止型ピングリッドアレイの断面図。

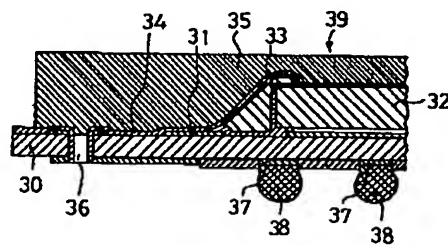
【符号の説明】

- | | |
|----|-------------------|
| 1 | プリント回路基板 |
| 2 | スルーホール |
| 3 | ICチップ |
| 4 | フリップチップ |
| 5 | 封止樹脂 |
| 6 | 半田ボール |
| 7 | 半田バンパ |
| 8 | フリップチップ接続半導体パッケージ |
| 20 | 封止樹脂 |
| 21 | 開口部 |
| 22 | フリップチップ接続半導体パッケージ |

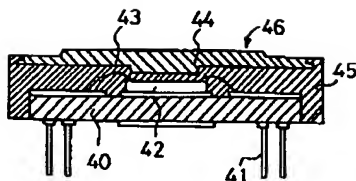
【図2】



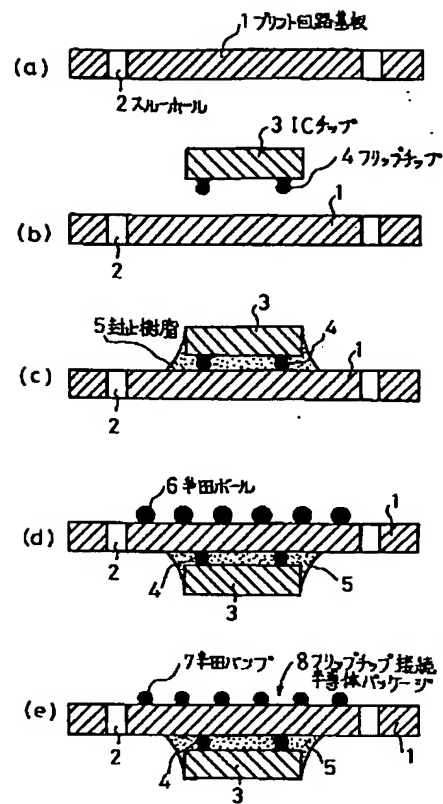
【図3】



【図4】



【図1】



フロントページの続き

(51)Int. Cl.⁵

H01L 21/321

23/28

23/29

23/31

識別記号

庁内整理番号

F I

技術表示箇所

J 8617-4M